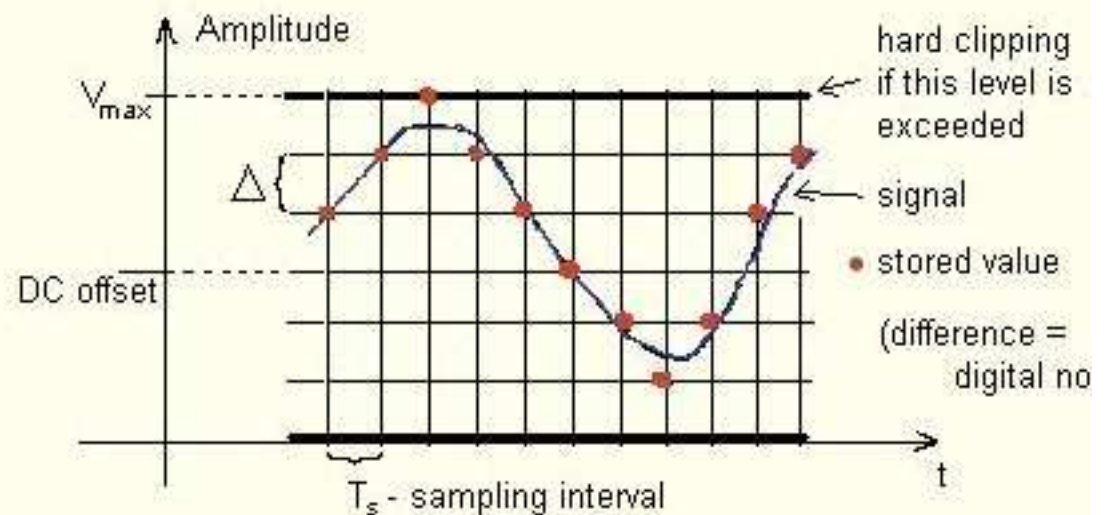




DIGITALNA ELEKTRONIKA

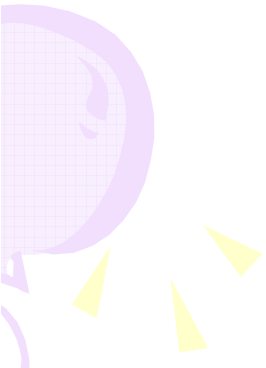
ANALOGNI I DIGITALNI SIGNALI

- SIGNAL – NEKA FIZIČKA VELIČINA KOJA ZAVISI OD VREMENA, PROSTORNIH KOORDINATA ILI NEKE DRUGE NEZAVISNE PROMENLJIVE
- ANALOGNI SIGNAL-KONTINUALNA FUNKCIJA VREMENA I AMPLITUDA SIGNALA MOŽE IMATI BILO KOJU VREDNOST IZ DOZVOLJENOG OPSEGA
- DISKRETAN SIGNAL JE DEFINISAN SAMO U DISKRETNIM VREMENSKIM TRENUCIMA
- AKO SE I AMPLITUDA DISKRETNOG SIGNALA DISKRETIZUJE DOBIJA SE DIGITALAN SIGNAL



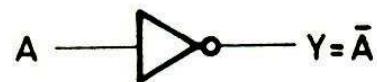


BINARNI SIGNALI

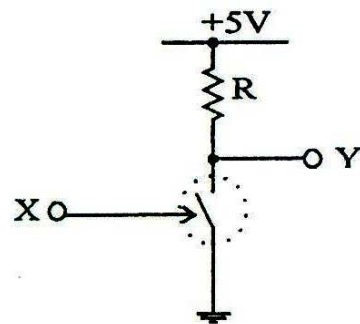
- U DIGITALNIM KOLIMA SE SKORO ISKLJUČIVO KORISTE BINARNI SIGNALI ČIJI INFORMACIONI PARAMETAR MOŽE UZIMATI SAMO JEDNU OD DVE DISKRETNE VREDNOSTI (0 ILI 1, UKLJUČENO ILI ISKLJUČENO, TAČNO ILI NETAČNO)
 - LOGIČKA KOLA SU KOLA ČIJE SE STANJE MOŽE OPISATI BULOVIM FUNKCIJAMA. POMOĆU NJIH SE OBAVLJAJU LOGIČKE OPERACIJE.
- 

LOGIČKE OPERACIJE

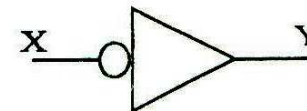
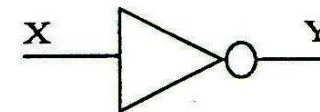
- NEGACIJA (KOMPLEMENTIRANJE, INVERTOVANJE)



A	Y
0	1
1	0

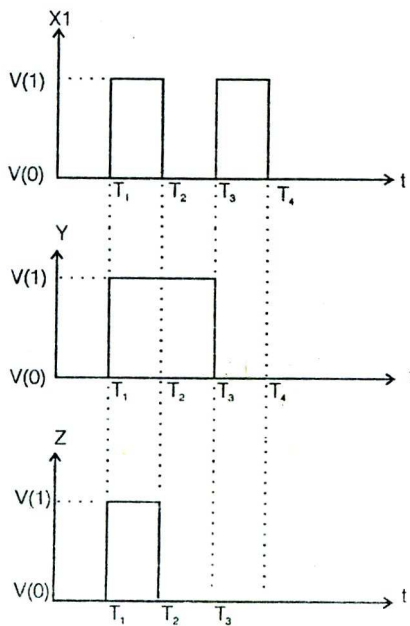


X	Prek.	Y
0V	OFF	5V
5V	ON	0V



LOGIČKE OPERACIJE

• LOGIČKO I (KONJUNKCIJA, AND)

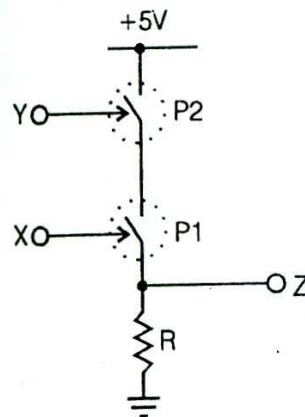


a)



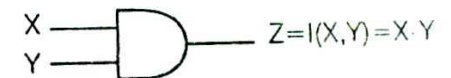
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

б)



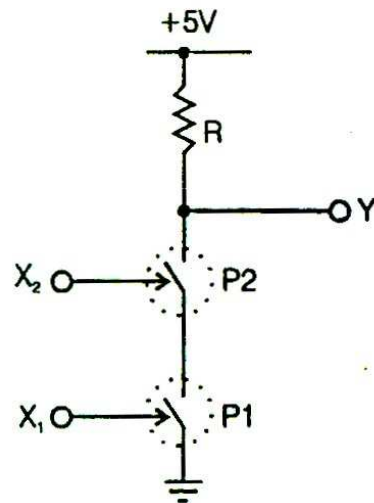
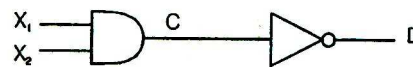
в)

X	Y	Z
L	L	L
L	H	L
H	L	L
H	H	H

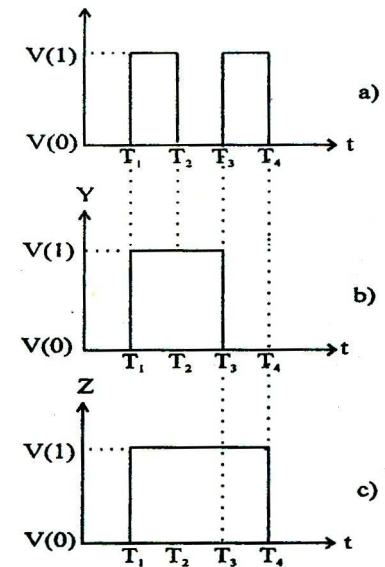


LOGIČKE OPERACIJE

- NI (NAND) KOLO

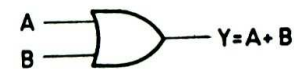
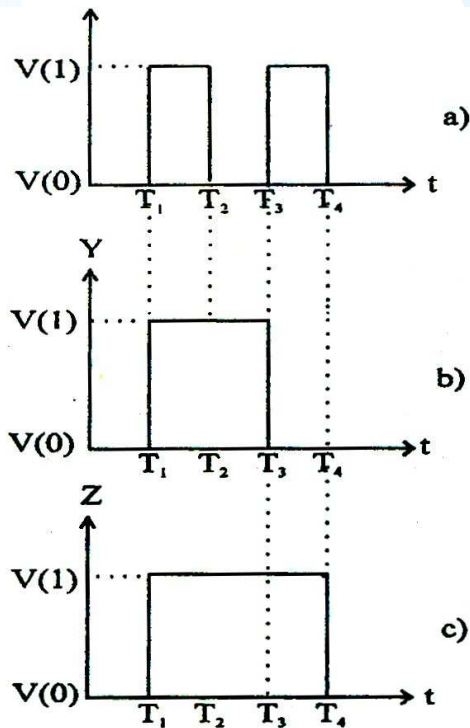


X_1	X_2	Y
L	L	H
L	H	H
H	L	H
H	H	L



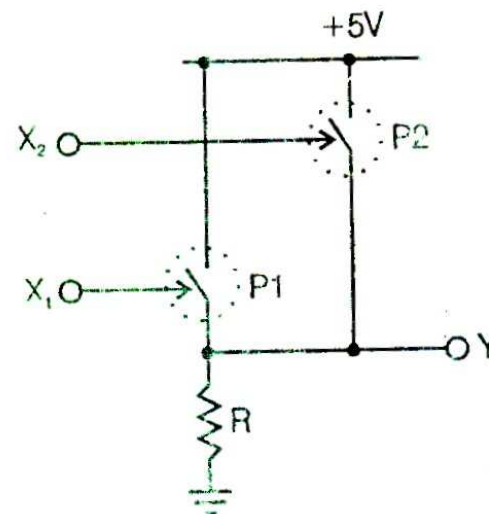
LOGIČKE OPERACIJE

- LOGIČKO ILI (DISJUNKCIJA, OR)



A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

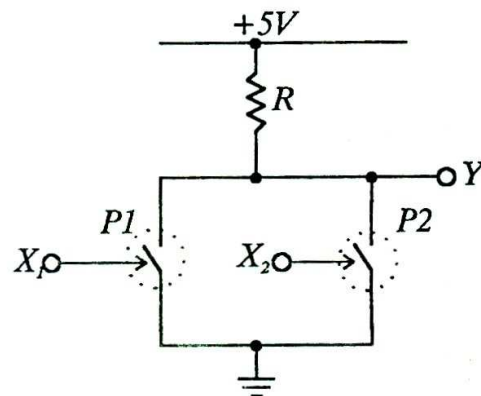
$$Y = X_1 + X_2$$



X_1	X_2	Y
L	L	L
L	H	H
H	L	H
H	H	H

LOGIČKE OPERACIJE

- NILI (NOR)

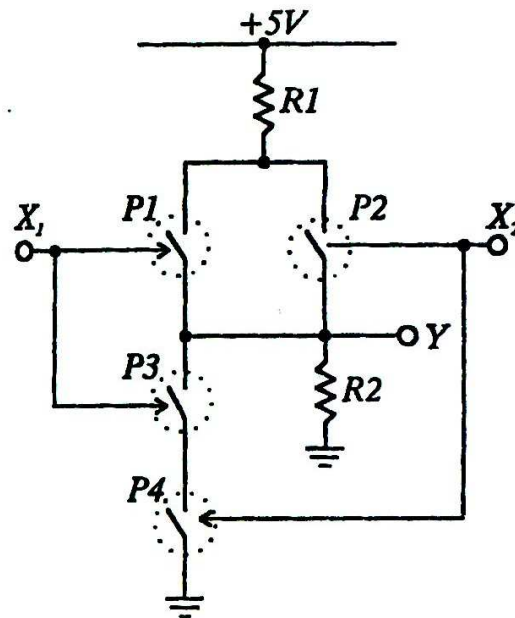


X_1	X_2	Y
L	L	H
L	H	L
H	L	L
H	H	L


$$\begin{matrix} X_1 \\ X_2 \end{matrix} \rightarrow \text{NOR Gate Symbol} \rightarrow Y = \text{NILI}(\overline{X_1}, \overline{X_2}) = X_1 + X_2$$

LOGIČKE OPERACIJE

- EKSKLUZIVNO ILI KOLO (XOR)

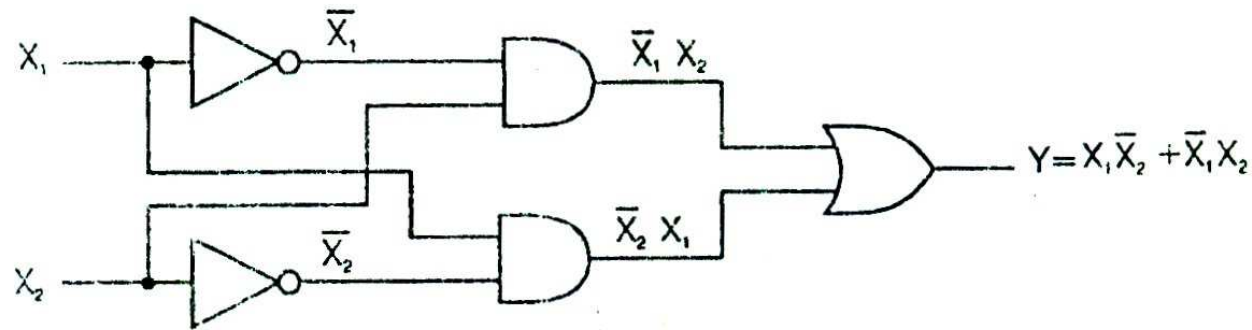


X_1	X_2	Y
L	L	L
L	H	H
H	L	H
H	H	L

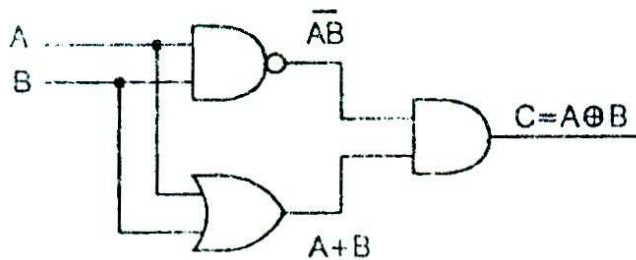
X_1
 X_2  $Y = X1LI(X, X_2) = X_1 \oplus X_2$

LOGIČKE OPERACIJE

- PRIMER REALIZACIJA EKSKLUZIVNOG ILI KOLA

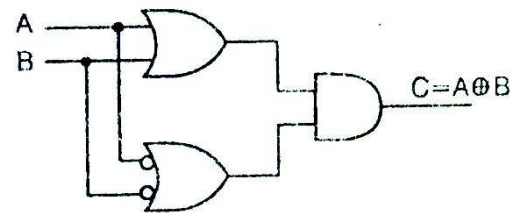


$$A \oplus B = (A + B)\bar{A}\bar{B}$$



$$C = (A + B)\bar{A}\bar{B}$$

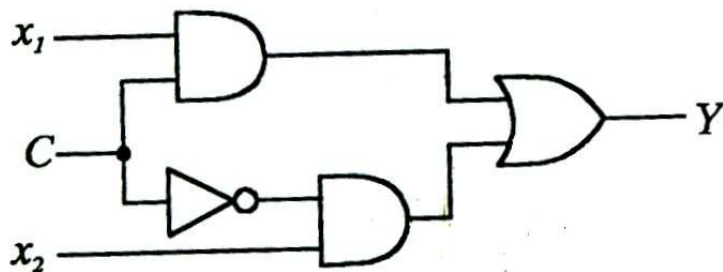
$$A \oplus B = (A + B)(\bar{A} + \bar{B})$$



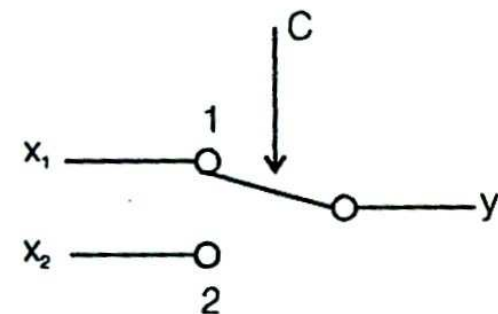
$$C = (A + B)(\bar{A} + \bar{B})$$

LOGIČKA KOLA

- PRIMER PREKIDAČ SA DVA RADNA POLOŽAJA



C	Y
1	x_1
0	x_2



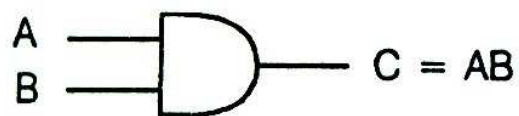
DE MORGANNOVI ZAKONI

$$\overline{A + B} = \bar{A} \cdot \bar{B}$$

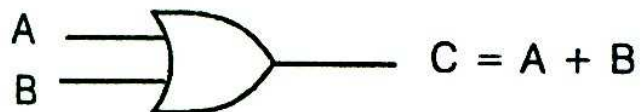
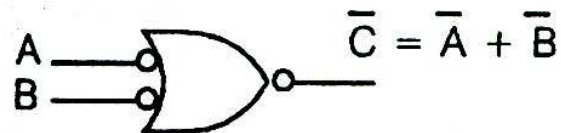
$$\overline{A \cdot B} = \bar{A} + \bar{B}$$



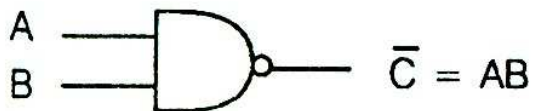
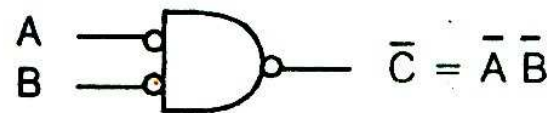
EKVIVALENTNA LOGIČKA KOLA



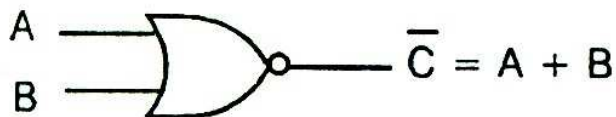
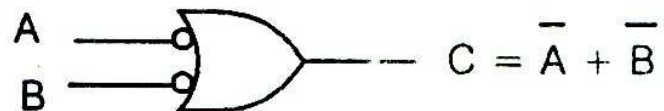
\equiv



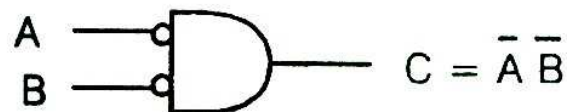
\equiv



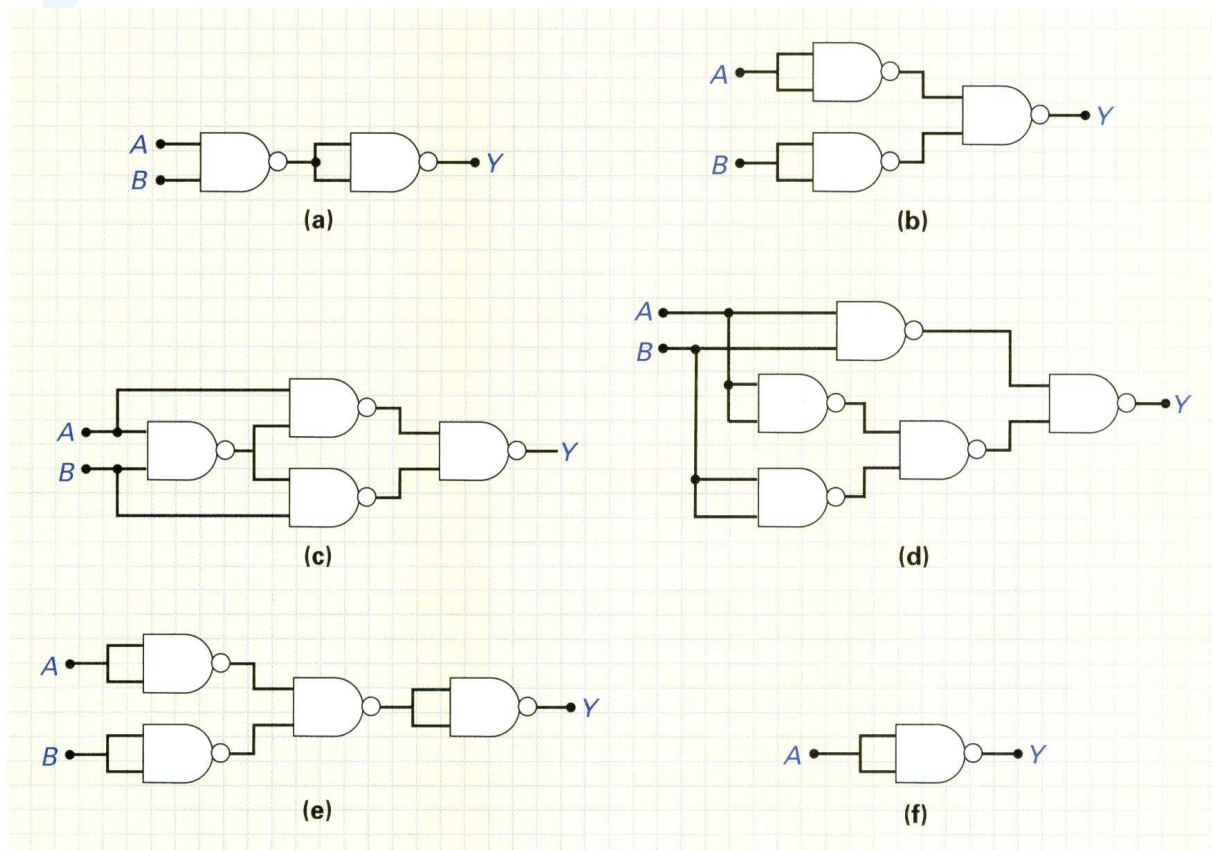
\equiv



\equiv



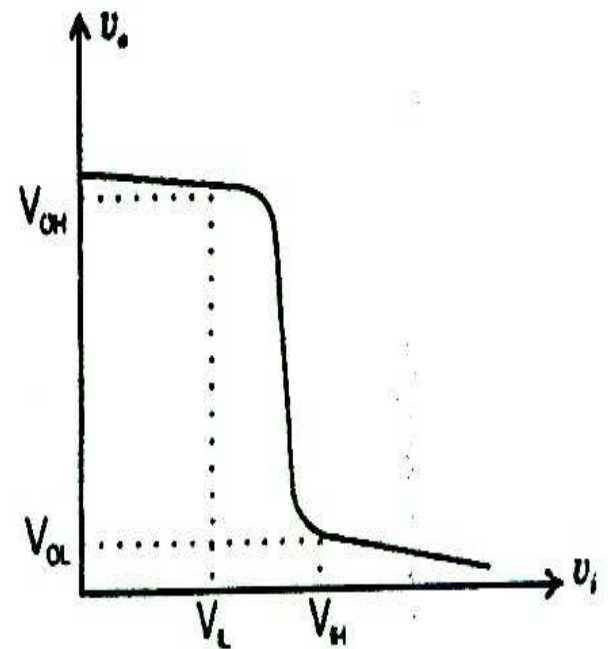
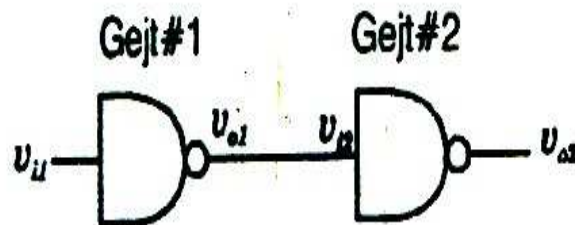
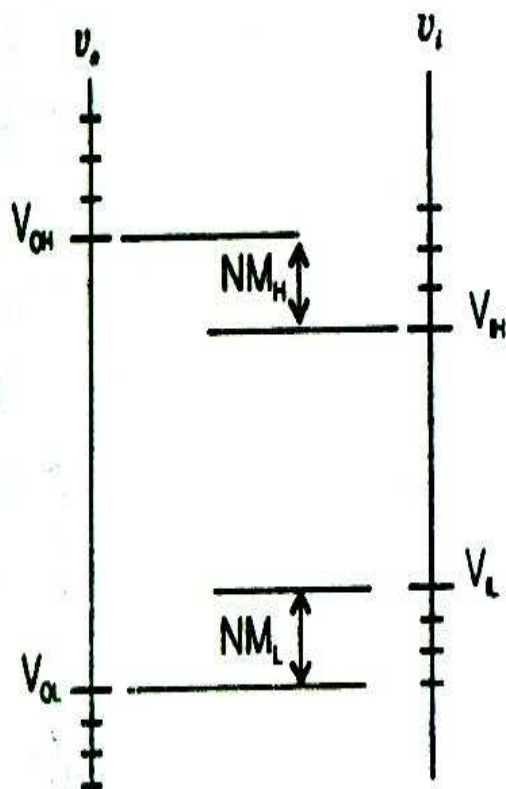
- SVAKU BULOVU FUNKCIJU MOŽEMO REALIZOVATI POMOĆU I ILI I NE LOGIČKOG KOLA
- TAKOĐE SVAKA BULOVA FUNKCIJA SE MOŽE REALIZOVATI POMOĆU NI ILI POMOĆU NILI KOLA



KARAKTERISTIKE LOGIČKIH KOLA

- LOGIČKA KOLA SE OBIČNO NAZIVAJU GEJTOVI (GATE) I IZRAĐUJU SE U INTEGRISANOJ TEHNICI
- BILO KOJE LOGIČKO KOLO KARAKTERIŠE SE PORED FUNKCIJE PRENOSA I :
- OPSEG NAPONA KOJI ODGOVARA LOGIČKIM NIVOIMA $V(0)$ – LOGIČKA NULA I $V(1)$ NAPON KOJI ODGOVARA LOGIČKOJ JEDINICI
- OBLAST NESIGURNOG RADA – OPSEG ULAZNOG NAPONA PRI KOME IZLAZNI NAPON NIJE DEFINISAN
- BRZINA RADA
- DISIPACIJA
- ULAZNI I IZLAZNI EFEKTI OPTEREĆENJA

VREDNOSTI ZA OPSEGE ULAZNOG I IZLAZNOG NAPONA



MARGINA ŠUMA

- POD ŠUMOM SE PODRAZUMEVA PRISUSTVO BILO KOG NEŽELJENOG SIGNALA (UZROCI TALASNOST NAPONA NAPAJANJA, ELEKTROMAGNETNO ZRAČENJE)
- MARGINA ŠUMA SE DEFINIŠE KAO NAJGORI SLUČAJ U POGLEDU NIVOA ULAZNIH I IZLAZNIH NIVOA LOGIČKIH KOLA KOJA PRIPADAJU ISTOJ FAMILIJI:

$$NM_H = V_{OH} - V_{IH}$$

$$NM_L = V_{IL} - V_{OL}$$

- IMUNOST NA ŠUM NEKOG LOGIČKOG ELEMENTA JE ONAJ NAPON KOJI AKO SE DOVEDE NA ULAZ KOLA NE PROUZROKUJE NIKAKVU PROMENU NA IZLAZU

FAKTOR GRANANJA

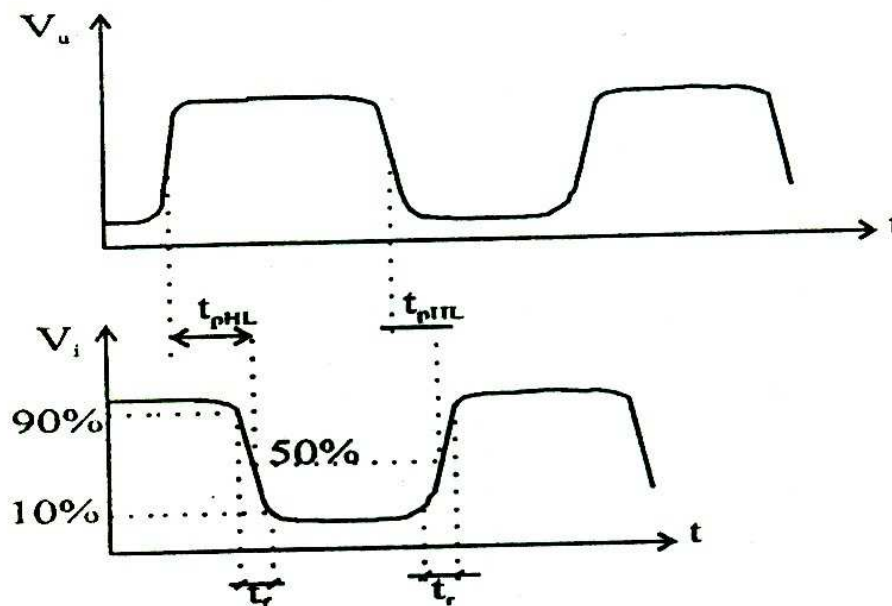
- BROJ LOGIČKIH IZLAZA (FAN OUT) MERA SPOSOBNOSTI LOGIČKOG KOLA DA POBUĐUJE ODREĐENI BROJ ISTOVETNIH KOLA
- BROJ LOGIČKIH ULAZA (FAN IN) MAKSIMALNI BROJ ULAZNIH PRIKLJUČAKA DOZVOLJEN ZA LOGIČKO KOLO PRI KOME ONO ZADRŽAVA SVOJU LOGIČKU FUNKCIJU

BRZINA RADA

- VREME PROPAGACIJE (PROPAGATION TIME) SIGNALA OD ULAZA DO IZLAZA
- VREME KOJE JE POTREBNO DA GEJT PREĐE IZ JEDNOG LOGIČKOG STANJA U DRUGO (TRANSMISSION TIME)

BRZINA RADA

- VREME PRELASKA IZMEĐU JEDNOG LOGIČKOG STANJA U DRUGO IZRAŽENO JE POMOĆU VREMENA USPOSTAVLJANJA I VREMENA OPAADANJA (RISE TIME, FALL TIME)
- VREME PROPAGACIJE JE DEFINISANO KAO VREME KOJE PROTEKNE OD TRENUTKA KADA SIGNAL NA ULAZU DOSTIGNE 50% SVOJE MAKSIMALNE VREDNOSTI DO TRENUTKA KADA IZLAZNI SIGNAL DOSTIGNE 50% SVOJE MAKSIMALNE VREDNOSTI



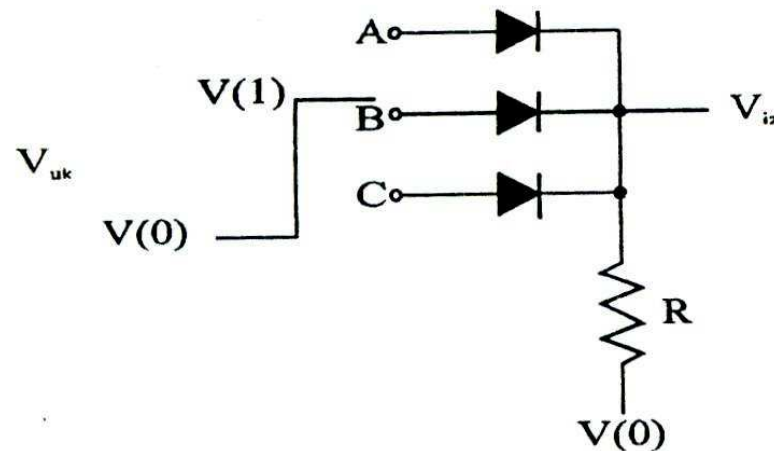


SNAGA DISIPACIJE

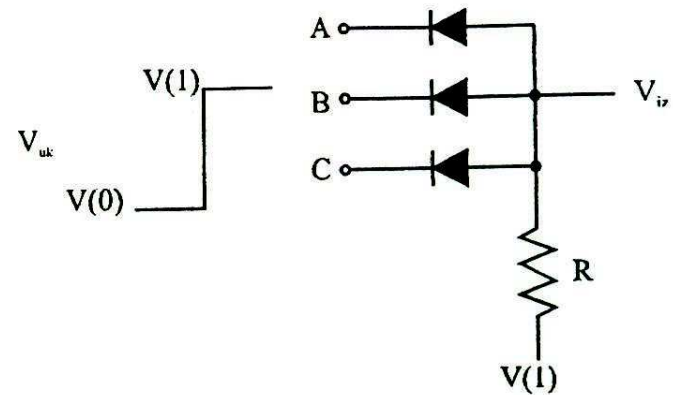
- SNAGA DISIPACIJE SE OBIČNO DAJE KAO ARITMETČKA SREDINA VREDNOSTI DISIPACIJE ZA DVA STANJA NA IZLAZU KOLA.
- DEFINIŠE SE I PROIZVOD SNAGA KAŠNJENJEČ I SNAGA I KAŠNJENJE TREBA DA BUDU ŠTO MANJI. MEĐUTIM MEĐU NJIMA POSTOJI RECIPROČNA ZAVISNOST PA KOLO TREBA OPTIMALNO PROJEKTOVATI ZA ODREĐENU SNAGU DISIPACIJE I VREME KAŠNJENJA

ELEMENTARNA LOGIČKA KOLA

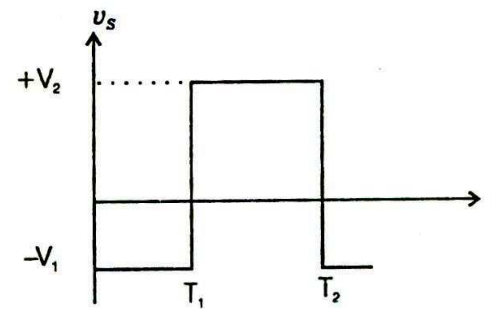
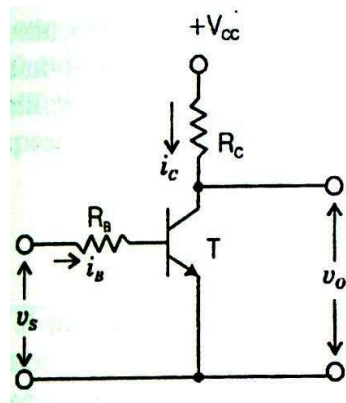
- LOGIČKO ILI I I KOLO U DISKRETNJOJ TEHNICI SE NAJJEDNOSTAVNIJE PRAVI POMOĆU DIODA DOK SE LOGIČKO NE OSTVARUJE POMOĆU JEDNOSTEPENOG TRANZISTORSKOG STEPENA
- PRIMER ILI KOLO



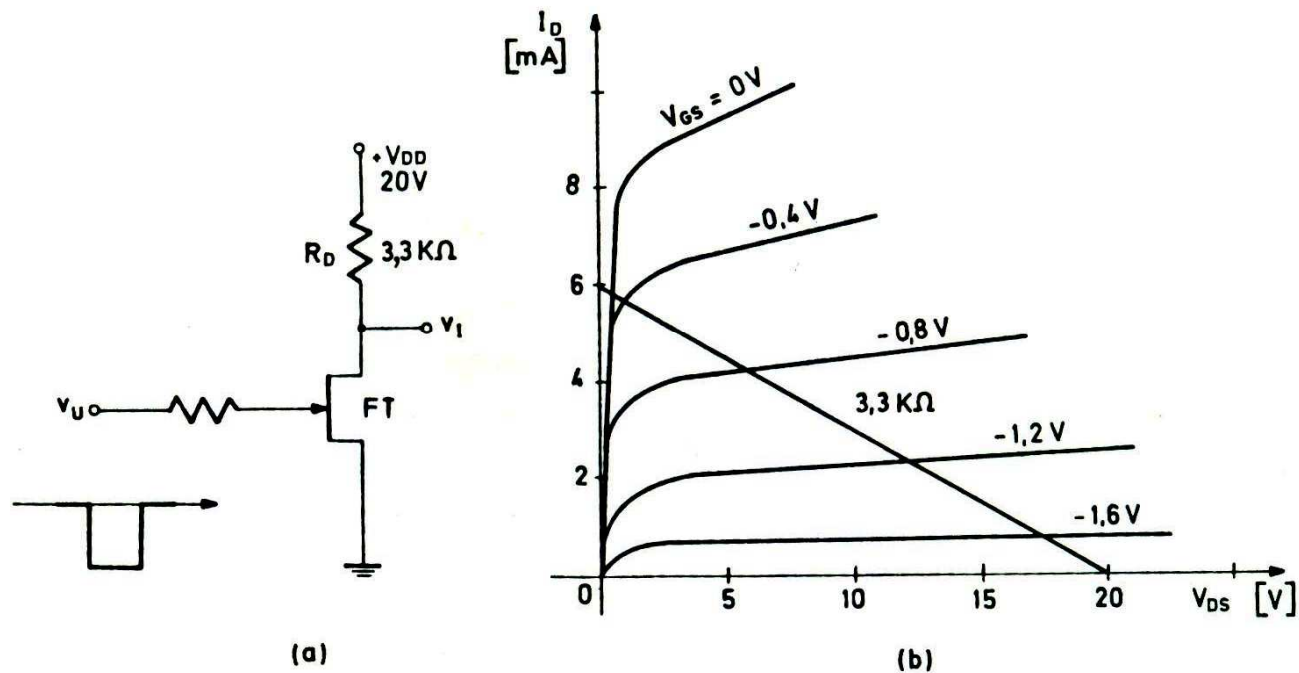
• PRIMER I KOLO



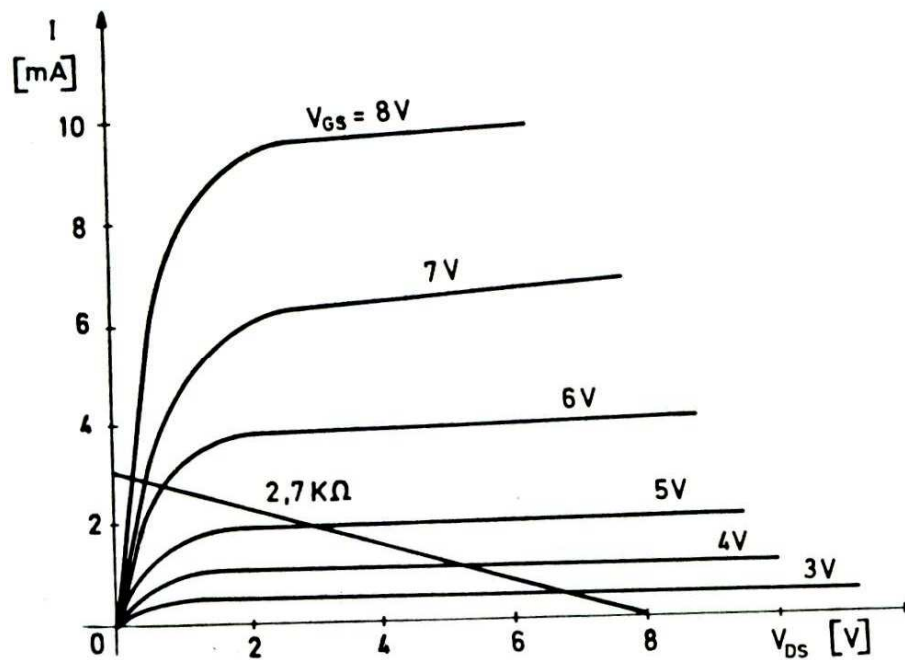
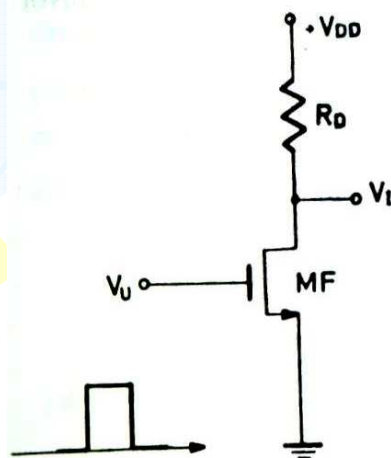
• PRIMER INVERTOR



• PRIMER INVERTOR SA FET-OM

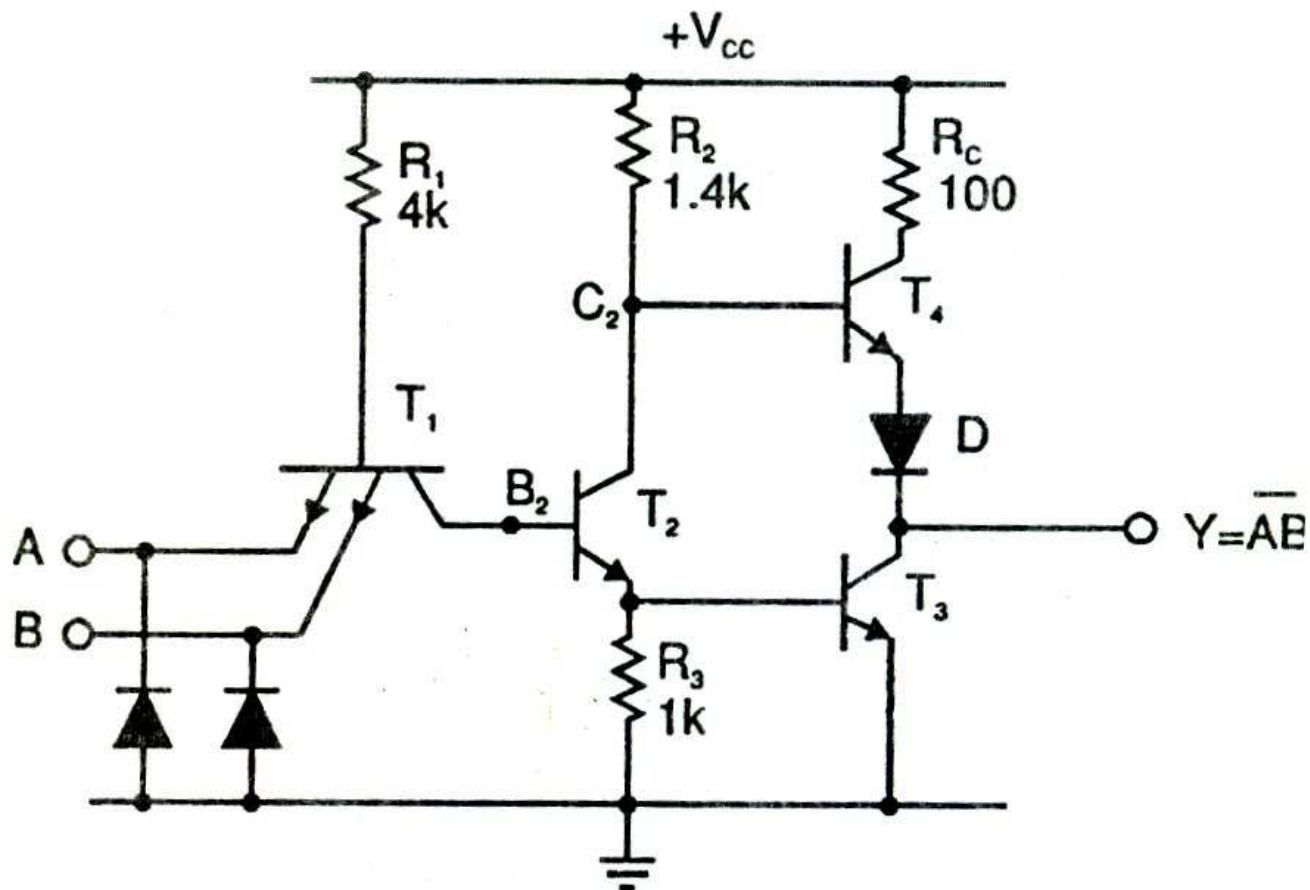


• INVERTOR SA MOSFET-OM



TTL LOGIČKA KOLA

- PRIMER NAND KOLO U TTL TEHNICI



VARIJANTE TTL KOLA

- OZNAKE TTL KOLA SU U PRILIČNOJ MERI STANDARDIZOVANE I IMAJU OBLIK XXMMKNNN. XX –OZNAČAVA PROIZVOĐAČA, MM- 54(TEMP. OPSEG -55°C DO 125°C) 74 (TEMP OPSEG 0°C-70°C), K- OZNAČAVA FAMILIJU TTL KOLA, NNN 'OZNAČAVA BROJEVI KOJI OZNAČAVAJU FUNKCIJU KOLA
- SN7400 – INTEGRISANO KOLO FIRME TEXAS INSTRUMENTS ZA STANDARDNI TEMP OPSEG KOJE SADRŽI 4 NI KOLA SA PO DVA ULAZA

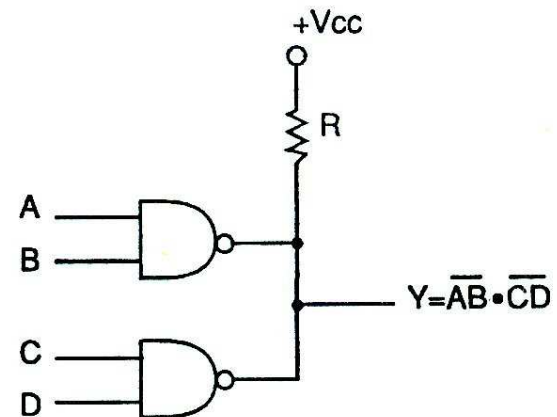
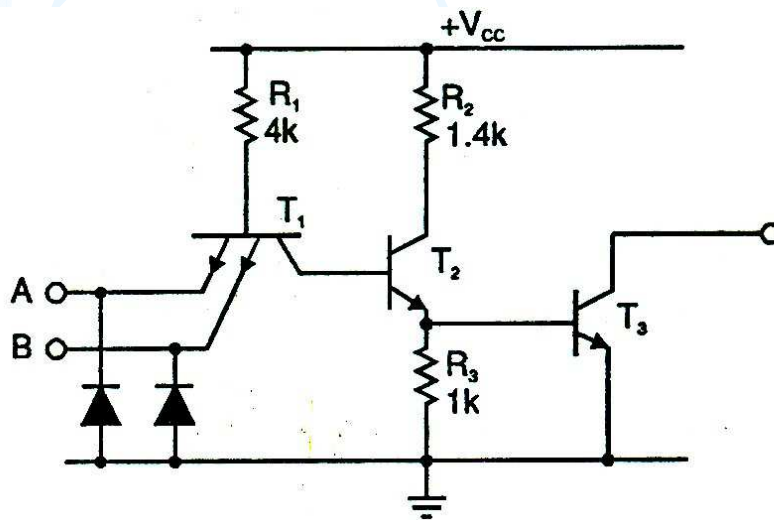


VARIJANTE TTL KOLA

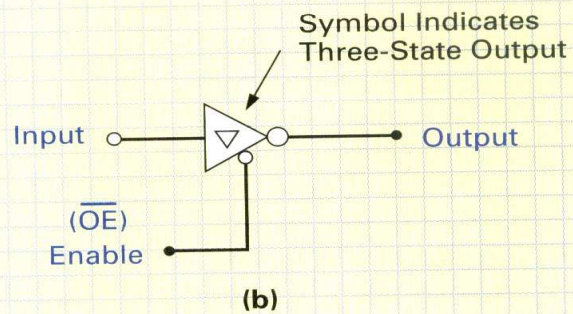
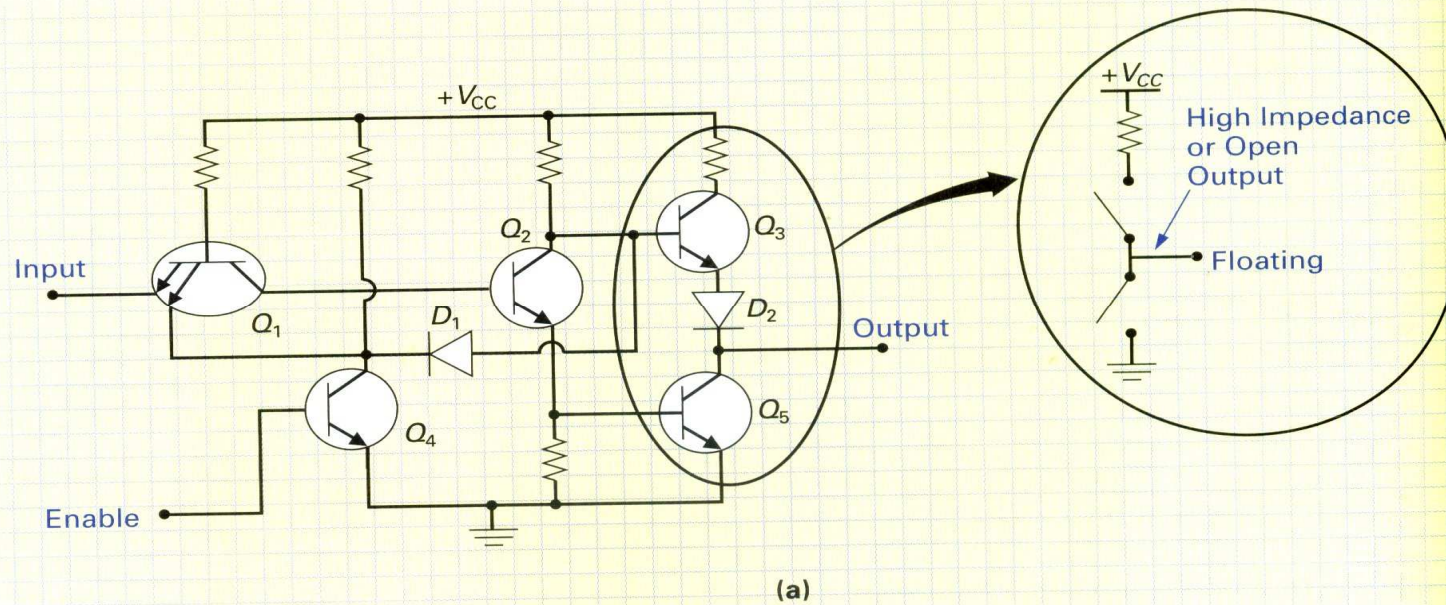
- TTL FAMILIJA SA ŠOTKI TRANZISTORIMA (74S)
- TTL FAMILIJA SA ŠOTKI TRANZISTORIMA MALE SNAGE (74LS)
- USAVRŠENIJA VERZIJA ŠOTKI TTL KOLA (74AS)

TTL KOLA SA MODIFIKOVANIM IZLAZNIM STEPENOM

- TTL KOLA SA OTVORENIM KOLEKTOROM



TROSTATIČKO TTL KOLO

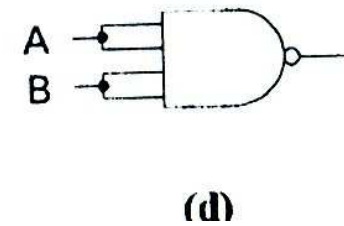
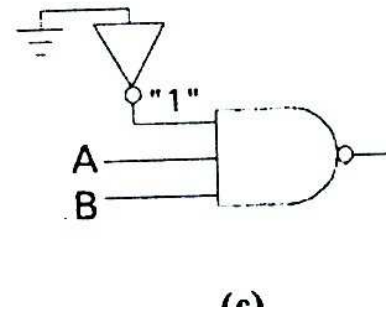
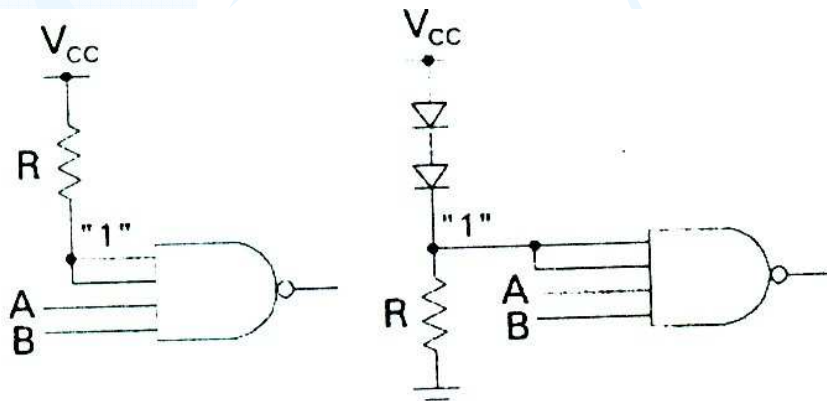


Enable	Input	Output
LOW (enabled)	LOW	HIGH
LOW (enabled)	HIGH	LOW
HIGH (disabled)	LOW	FLOATING
HIGH (disabled)	HIGH	FLOATING

(c)

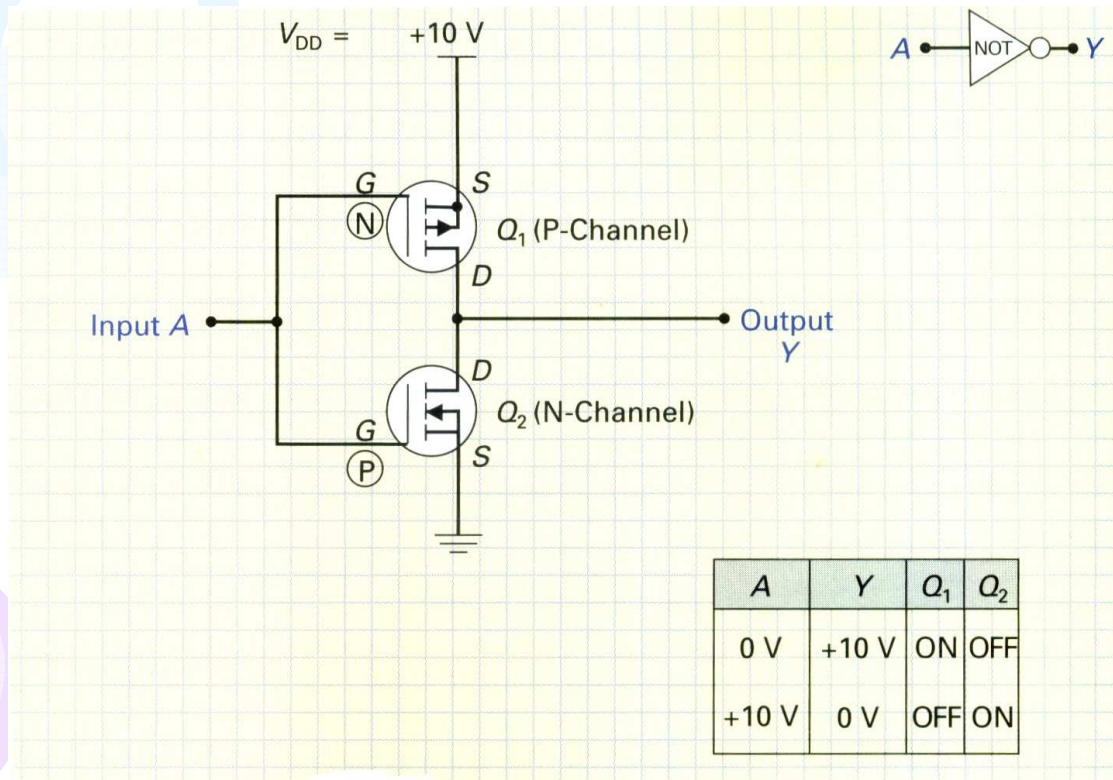
VEZIVANJE NEISKORIŠČENIH ULAZA KOD TTL

- Primer vezivanje neiskoriscenih ulaza kod ni kola

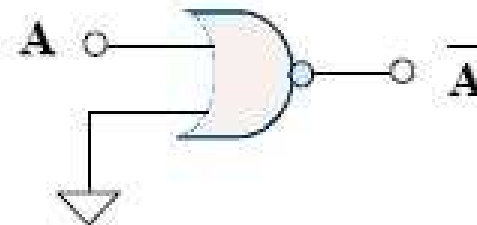
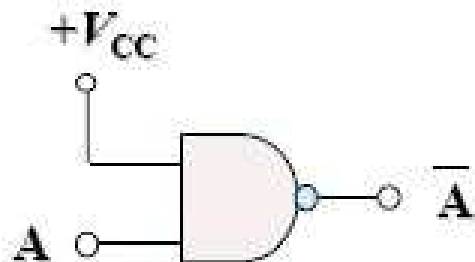


CMOS LOGIČKA KOLA

• PRIMER INVERTOR

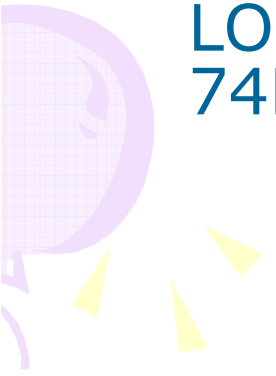


- OSNOVNA KARAKTERISTIKA CMOS KOLA JE VELIKA IMUNOST NA ŠUM
- SA POVEĆANJEM UČESTANOSTI POTROŠNJA CMOS LOGIČKIH KOLA SE POVEĆAVA
- NEISKORIŠĆENI ULAZI CMOS KOLA SE VEZUJU NA GND ILI VCC U ZAVISNOSTI OD FUNKCIJE KOLA



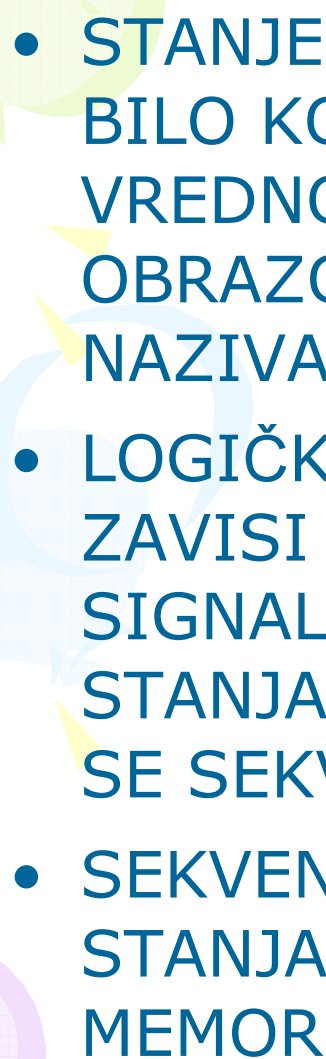


VARIJANTE CMOS KOLA

- 40XX SERIJA PRVA SERIJA CMOS INTEGRISANIH KOLA
 - 40H00 HIGH SPEED CMOS (UNAPREĐENO VREME PROPAGACIJE ALI I DALJE LOŠIJA BRZINA NEGO TTL 74LS00 SERIJA)
 - 74C00 SERIJA
 - 74HC00 I 74HCT00 SERIJA- HIGH SPEED CMOS SERIJA SA BRZINOM RADA KAO I 74LS00 TTL I SA MALOM POTROŠNJOM
 - 74AC00 I 74ACT00 SERIJA – ADVANCED CMOS LOGIC IMA BOLJE KARAKTERISTIKE NEGO 74HC00
- 

KARAKTERISTIKE TTL I CMOS FAMILIJA

П. Бошњакović	TTL			CMOS		
	7400	74LS	74ALS	4000	74HC	74HCT
НАПАЈАЊЕ	5 V	5 V	5 V	3...18 V	2...6 V	5 V
ПОТРОШЊА	10 mW	2 mW	1 mW	2,5 nW	2,5 nW	2,5 nW
КАШЊЕЊЕ	10 ns	9,5 ns	4 ns	40 ns	9 ns	9 ns
U_{IH}	2.0 V	2.0 V	2.0 V	3,5 V @5 V	3,15 V @5 V	2,0 V
U_{IL}	0,8 V	0,8 V	0,8 V	1,5 V @5 V	1,1 V @5 V	0,8 V
U_{OH}	2,4 V	2,7 V	2,7 V	4,5 V @5 V	3,7 V @5 V	3,7 V
U_{OL}	0,5 V	0,4 V	0,4 V	0,4 V @5 V	0,4 V @5 V	0,4 V
I_{IL}	-1,6 mA	-0,36 mA	-0,2 mA			
I_{IH}	40 μ A	20 μ A	20 μ A			
I_{OL}	16 mA	8 mA	4 mA	4 mA @5 V	4 mA @5 V	4 mA
I_{OH}	-400 μ A	-400 μ A	-400 μ A	-4 mA @5 V	-4 mA @5 V	-4 mA

- 
- STANJE PREKIDAČKOG (LOGIČKOG) ELEMENTA U BILO KOM TRENUTKU JEDNOZNAČNO ZAVISI OD VREDNOSTI ULAZNIH PROMENLJIVIH. MREŽE OBRAZOVANE OD OVAKVIH ELEMENATA NAZIVAJU SE KOMBINACIONE MREŽE
 - LOGIČKIE MREŽE KOD KOJIH STANJE NA IZLAZU ZAVISI NE SAMO OD TRENUTNE VREDNOSTI SIGNALA NA ULAZIMA VEĆ I OD PRETHODNOG STANJA KOJA SU SE FORMIRALA U MREŽI ZOVU SE SEKVENCIJALNE MREŽE
 - SEKVENCIJALNE MREŽE PAMTE REDOSLED STANJA PA PORED KOMBINACIONIH SADRŽE I MEMORIJSKE ELEMENTE